



Design of Low-Power Approximate Multipliers Based on Spintronic MTJ/FinFET Technology for Image Processing Applications

Behrang Hadian Siahkalmahalleh¹

¹ Assistant Professor, Electrical Engineering Faculty, Shahid Sattari University of Aeronautical Engineering, Tehran, Iran.

Key words:

*Spintronic
Approximate Computing
MTJ
Power consumption
Image Processing
Multiplier*

Abstract

With the scaling down of transistor dimensions, power consumption and static power have become fundamental challenges. Numerous solutions have been proposed to enhance efficiency, including FinFET technology, spintronic devices such as Magnetic Tunnel Junctions (MTJs), and approximate computing. FinFET mitigates scaling issues through improved channel control, while spintronic devices offer advantages such as non-volatility and compatibility. Approximate computing also achieves significant improvements in power, delay, and area parameters by reducing precision. This paper introduces two low-power spintronic/FinFET approximate 4:2 compressors for in-memory computing. Simulations performed with HSPICE in a 7-nm technology node using the SHE-MTJ model demonstrate that the proposed designs drastically reduce energy consumption and the number of elements (transistors and MTJs). Compared to the exact design, the first and second compressors exhibit 31% and 65% reduction in power, 18% and 4% reduction in read delay, and 53% and 59% reduction in transistor count, respectively. The accuracy of the compressors was evaluated using mean error distance (MED) and error probability (EP) metrics, and their performance in image processing applications was verified using MATLAB. The results confirm the high competence of these designs for image processing applications.



طراحی ضرب‌کننده‌های تقریبی کم‌مصرف مبتنی بر فناوری اسپینترونیک

MJT/FinFET برای کاربردهای پردازش تصویر

بهرنگ هادیان سیاهکل محله^{۱*}

^۱ استادیار دانشکده مهندسی برق دانشگاه علوم و فنون هوایی شهید ستاری، تهران، ایران

*Corresponding Author's E-mail : b_hadian@ssau.ac.ir

واژگان کلیدی

چکیده

با کوچک‌شدن ابعاد ترانزیستورها، مصرف انرژی و توان ایستا به چالشی اساسی تبدیل شده‌اند. راهکارهای متعددی از جمله فناوری FinFET، افزاره‌های اسپینترونیک مانند MTJ و محاسبات تقریبی برای بهبود کارایی ارائه شده‌اند. FinFET با کنترل بهتر کانال، مشکلات مقیاس‌گذاری را کاهش داده، در حالی که افزاره‌های اسپینترونیک مزایایی چون نافرار بودن و سازگاری را ارائه می‌کنند. محاسبات تقریبی نیز از طریق کاهش دقت، بهبودهای قابل توجهی در پارامترهای توان، تأخیر و مساحت ایجاد می‌کند. این مقاله دو کمپرسور تقریبی ۴:۲ اسپینترونیک/FinFET کم‌مصرف برای پردازش در حافظه معرفی می‌کند. شبیه‌سازی‌ها با HSPICE در فناوری ۷ نانومتر و مدل SHE-MTJ نشان می‌دهد که طرح‌های پیشنهادی مصرف انرژی و تعداد المان‌ها (MJT و ترانزیستور) را به شدت کاهش می‌دهند. کمپرسور اول و دوم به ترتیب ۳۱٪ و ۶۵٪ کاهش توان، ۱۸٪ و ۴٪ کاهش تأخیر خواندن، و ۵۳٪ و ۵۹٪ کاهش تعداد ترانزیستورها را نسبت به طرح دقیق نشان می‌دهند. دقت کمپرسورها با معیارهای فاصله خطای متوسط و احتمال خطا ارزیابی شده و عملکرد آنها در پردازش تصویر با MATLAB مورد تأیید قرار گرفته است. نتایج، قابلیت بالای این طرح‌ها را در کاربردهای پردازش تصویر نشان می‌دهد.

واژه اول

واژه دوم

واژه سوم

واژه چهارم

واژه پنجم

واژه ششم

۱- مقدمه

در صنعت هوانوردی و فضا، سامانه‌های اویونیک مسئولیت انجام محاسبات پیچیده ناوبری، کنترل پرواز و پردازش داده‌های حیاتی را بر عهده دارند. این سامانه‌ها نیازمند پردازنده‌هایی با کارایی بالا و در عین حال کم‌مصرف هستند تا ضمن تضمین عملکرد مطمئن، محدودیت‌های توان در پلتفرم‌های هوایی و فضایی را نیز مرتفع سازند. طراحی ضرب‌کننده‌های کم‌مصرف با دقت قابل قبول می‌تواند نقش بسزایی در بهبود کارایی سامانه‌های پردازشی اویونیک ایفا نماید.

امروزه میزان استفاده از وسایل الکترونیک قابل حمل، بخصوص با گسترش اینترنت اشیا^۱، به شدت افزایش یافته است. بنابراین توان مصرفی وسایل الکترونیک که نقش مهمی در طول عمر وسیله، قابلیت اطمینان و هزینه خنک‌سازی و بسته‌بندی^۲ دارد، به چالش اصلی طراحان بدل شده است [۱]. این چالش در کاربردهای حساسی همچون سامانه‌های اویونیک که در آن قابلیت اطمینان بالا، مصرف توان پایین و عمر طولانی از ضروریات اساسی محسوب می‌شوند، از اهمیت دوچندانی برخوردار است.

2. Cooling and packaging costs

1. Internet of Things

*Corresponding author E-mail: b_hadian@ssau.ac.ir

دقیق ندارند و می توانند در کاربردهای اویونیک که تعادل بین دقت و مصرف انرژی حائز اهمیت است، مورد استفاده قرار گیرند.

۲- پیشینه تحقیق و مبانی

مدارهای اسپینترونیك MTJ/CMOS متفاوتی از جمله: جمع کننده، حافظه و کمپرسورهای ۴:۲ در مقالات متعددی ارائه شده اند [۵] و [۶]. برای تغییر حالت سلول MTJ در مدارهای اسپینترونیك MTJ/CMOS، جریان زیادی نیاز است. برای تامین جریان مورد نیاز باید ابعاد ترانزیستورهای CMOS به اندازه کافی افزایش یابند که منجر به افزایش مساحت و توان مصرفی مدارات اسپینترونیك می شود.

علاوه بر مشکلات بیان شده، کاهش ابعاد ترانزیستورهای CMOS به زیر ۴۵ نانومتر باعث افزایش چگالی توان و جریان و رفته رفته نیز منجر به بروز اثرات کانال کوتاه^{۱۰} مانند کاهش سد سورس توسط درین^{۱۱}، اشباع سرعت^{۱۲} و ایجاد حامل های داغ^{۱۳} شده است. این اثرات باعث افزایش توان و خارج شدن مشخصه ترانزیستور از حالت ایده آل می شود [۷] و [۸]. ترانزیستورهای FinFET به عنوان جایگزین شایسته ی فناوری MOSFET معرفی شده اند. ترانزیستورهای FinFET باعث افزایش کنترل گیت بر روی کانال شده اند و اثرات کانال کوتاهی که در ترانزیستورهای MOSFET ایجاد می شد از جمله کاهش سد توسط درین، حامل داغ و اشباع سرعت را تا حد مناسبی تعدیل کرده اند. از دیگر محدودیت هایی که در مقیاس بندی^{۱۴} در ترانزیستورهای MOSFET با آن مواجه می شویم، تغییرات حین فرایند^{۱۵} هستند که مهم ترین آنها ناخالصی تصادفی بدنه ترانزیستور^{۱۶} است که منشأ اصلی ایجاد تغییرات ولتاژ آستانه می باشد [۹]، [۱۰] و [۱۱]. این اثر به دلیل ناخالصی بسیار پایین بدنه های ترانزیستورهای FinFET برطرف شده است. البته FinFET با مشکلاتی از جمله خازن ها و مقاومتهای پارازیتی و خود گرمایشی^{۱۷} نیز مواجه است [۱۲]. با این وجود، با توجه به مشخصه الکترواستاتیکی مناسب و همینطور پروسه ساخت بصره ای که دارد امروزه تجاری شده است و تراشه های امروزی از فناوری FinFET بهره می برند.

امروزه استفاده از روش محاسبات تقریبی برای طراحی مدارهای دیجیتال بسیار گسترده شده است. دربرخی از کاربردها نیاز به اعمال الگوریتم های دقیق

از طرفی دیگر روند کاهش ابعاد ترانزیستورها در فناوری نیمه هادی - اکسید فلز مکمل^۱ منجر به افزایش نمایی جریان های نشتی و توان ایستا شده است [۲]. یکی از روش های حل این مشکل استفاده از فناوری اسپینترونیك می باشد. در فناوری اسپینترونیك برخلاف الکترونیک مرسوم، علاوه بر بار الکتریکی، اسپین الکترون ها نیز مورد بررسی قرار می گیرند [۳]. سلول پیوند تونلی مغناطیسی^۲ نیز که عنصر اصلی این فناوری به حساب می آید، دارای ویژگی های برجسته ای از جمله: جریان نشتی بسیار کم، غیر فرار بودن، چگالی بسیار زیاد و سازگاری با فناوری نیمه رسانا حال حاضر می باشد. علاوه بر این، مدارهای منطقی در حافظه^۳ که سلول های MTJ را در سرتاسر خود جای داده اند، پتانسیل زیادی برای کاهش توان ایستا از خود نشان داده اند [۴] و [۵].

در این مقاله دو کمپرسور تقریبی ۴:۲ اسپینترونیك MTJ/FinFET ارائه شده اند. اولین کمپرسور پیشنهادی برپایه معادلات ارائه شده در مقاله [۲] طراحی شده است. برای طراحی کمپرسور پیشنهادی دوم نیز معادلات جدیدی به نحوی ارائه شده اند که تا حد ممکن پیچیدگی ساختاری و انرژی مصرفی را نسبت به طرح اول کاهش دهد. کاربرد این طرح ها در حوزه های مختلفی از جمله پردازش تصویر در سامانه های نظارتی هوایی و همچنین پردازش سیگنال در سامانه های اویونیک قابل تصور است.

طراح های پیشنهادی توسط نرم افزار HSPICE و بر اساس مدل ترانزیستور اثر میدانی باله ای^۴ نانومتر و پیوند تونلی مغناطیسی با اثر هال اسپینی^۵ شبیه سازی شده اند. با توجه به نتایج، طرح های پیشنهادی تقریبی انرژی مصرفی و تعداد ترانزیستور و MTJ استفاده شده را به طور قابل توجهی نسبت به طرح دقیق کاهش می دهند. برای تعیین کیفیت خروجی طرح های پیشنهادی، کمپرسورها را در ساختار ضرب کننده ۸ بیتی به کاربردی و سپس با استفاده از نرم افزار متلب پارامترهای پرکاربرد همچون احتمال خطا^۶ و خطای متوسط^۷ را محاسبه نمودیم. برای بررسی طرح های تقریبی پیشنهادی در حوزه پردازش تصویر، از دو کاربرد تیز سازی تصویر^۸ و ضرب تصاویر^۹ توسط نرم افزار متلب بهره برده شد. با توجه به نتایج، هر دو طرح پیشنهادی نتایج قابل قبولی را ارائه دادند که تفاوت چندانی با خروجی ضرب کننده

10. Short channel effect
11. Drain Induced Barrier Lowering
12. Velocity saturation
13. Hot carrier
14. Scaling
15. Process Variation
16. Random dopant
17. Self-heating

1. Complementary metal-oxide-semiconductor
2. Magnetic tunnel junction (MTJ)
3. Logic in memory (LIM)
4. Fin Field-Effect Transistor
5. Spin Hall Effect Magnetic Tunnel Junction (SHE MTJ)
6. Error Rate (ER)
7. Mean Error Distance (MED)
8. Sharpening
9. Image multiplication

طراحی ضرب‌کننده‌های تقریبی کم‌مصرف مبتنی بر فناوری اسپینترونیک MTJ/FinFET برای کاربردهای پردازش تصویر، به‌رنگ هادیان سیاهکل محله قبولی از خود نشان می‌دهند، می‌توانند به اندازه قابل توجه‌ای باعث کاهش توان و مساحت ضرب‌کننده شوند و خروجی با دقت مناسبی نیز تولید کنند. همانطور که بیان شد با توجه به افزایش اهمیت انرژی مصرفی سیستم‌های الکترونیکی، اسفاده از مدارهای محاسباتی تقریبی افزایش یافته است. در مقالات [۲]، [۱۵]، [۲۲]، [۲۳] و [۲۴] تعداد بسیاری کمپرسورهای تقریبی ۴:۲ و ۵:۲ ارائه شده‌اند. با توجه بررسی‌های انجام شده طرح ارائه شده در مقاله [۲] با توجه به دقت خروجی و انرژی مصرفی توانسته تعادل مناسبی بین این دو پارامتر برقرار کند. در ادامه نیز برای طراحی اولین کمپرسور تقریبی MTJ/FinFET پیشنهادی از معادلات خروجی این طرح استفاده شده است.

۳- پیش‌نیازها

۳-۱- پیوند تونل مغناطیسی (MTJ)

افزازه MTJ از مهم‌ترین المان‌های طراحی مدارهای دیجیتال مبتنی بر اسپینترونیک و حافظه‌های نافرار بشمار می‌رود. مدارهای مبتنی بر MTJ به دلیل ویژگی‌هایی همچون غیرفرار بودن، عمر طولانی، چگالی بالا و سازگاری با فناوری نیمه‌رسانا حال حاضر صنعت الکترونیک، مدتی است که در معرض توجه طراحان الکترونیک قرار گرفته‌اند [۱۸].

همان‌طور که در شکل (۱) نشان داده شده است، سلول MTJ از دو لایه فرو مغناطیسی^۱ (همانند CoFeB) که توسط عایقی (همانند MgO) از هم جدا شده‌اند، تشکیل شده است [۱۹]. یکی از لایه‌های فرو مغناطیسی، بنام لایه ثابت^۲، دارای مغناطیسی^۳ شدگی^۳ غیر قابل تغییر می‌باشد، در حالیکه لایه دوم که لایه آزاد^۴ نام دارد، قابلیت آن را دارد که دو حالت موازی و غیر موازی را (نسبت به لایه ثابت) اختیار کند [۱۹]. با توجه به حالت اختیار شده توسط لایه آزاد، حالت موازی و غیر موازی، سلول MTJ مقاومت کم (R_P) و یا زیاد (R_{AP}) از خود نشان می‌دهد. با توجه مقاومت سلول MTJ در این دو حالت (موازی و غیر موازی) پارمتری بنام TMR^۵ تعریف می‌شود. هر چه مقدار TMR بیشتر باشد اختلاف مقاومت بین دو حالت بیشتر و بالطبع تشخیص سلول (خواندن سلول) راحت‌تر انجام می‌شود [۱۸].

$$TMR (\%) = \frac{R_{AP} - R_P}{R_P} \times 100 \quad (1)$$

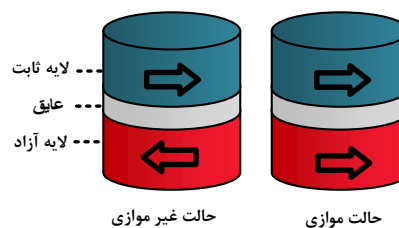
برای پیاده‌سازی مدارها نیست. این کاربردها می‌توانند خطا و عدم دقت در محاسبات را تحمل کنند، با این حال نتایج قابل قبولی نیز تولید کنند [۱۳]. با به کارگیری این روش و با رهایی از محاسبات دقیق در مدارهای دیجیتال با از دست‌دادن مقداری دقت در محاسبات، می‌توان به مقدار قابل توجهی صرفه‌جویی در توان و مساحت و همینطور افزایش سرعت در مدارهای دیجیتال رسید. محاسبات تقریبی برای ادوات قابل حمل که طول عمر باتری برای آنها اهمیت بسیار زیادی دارد، می‌تواند مفید واقع شود. علاوه بر این، دمای مدارهای دیجیتال نیز برای ما اهمیت زیادی دارد؛ زیرا این افزایش دما نرخ خرابی ادوات و همچنین هزینه بسته‌بندی و خنک‌سازی ادوات را افزایش می‌دهد. لذا طراحان بر اینند تا می‌توانند طراحی کم‌توان داشته باشند. محاسبات تقریبی را در کاربردهای بسیاری که تا حدی نسبت به خطا مقاومند و نیازی به دقت بالایی در محاسبات نیست، می‌توان به کاربرد. از جمله این کاربردها می‌توان به پردازش تصاویر/سیگنال، کاربردهای چند رسانه‌ای و یادگیری ماشین اشاره کرد. [14]

عمل‌های ضرب و جمع در بسیاری از این کاربردها مهم‌ترین عمل حسابی به شمار می‌رود. ضرب‌کننده‌ها به صورت بلوک‌های پایه در بسیاری از مدارهای دیجیتال وجود دارند. ضرب‌کننده‌ها به صورت گسترده در میکرو پروسورها، پردازنده‌های سیستم‌های دیجیتال به کار می‌روند و در کاربردهایی مانند فیلتر کردن و پیاده‌سازی الگوریتم‌های پردازش تصویر استفاده می‌شوند. با توجه به کاربرد فراوان ضرب‌کننده‌ها و توان مصرفی بالا، استفاده از روش‌هایی همچون محاسبات تقریبی برای کاهش توان مصرفی، تاخیر و مساحت ضرب‌کننده اهمیت بالایی دارد [۱۵]. ساختار یک ضرب‌کننده به طور معمول از سه قسمت تشکیل می‌شود. اول، تولید حاصل‌ضرب‌های جزئی توسط آرایه‌ای از گیت‌های AND، سپس کاهش حاصل‌ضرب‌های جزئی به دو عملوند که این مرحله توسط کمپرسورها انجام می‌گیرد و در آخر بلوکی سریع برای جمع دو عملوند. برخلاف مرحله اول که تاخیر ثابتی دارد، تاخیر بخش کاهش ضرب‌کننده‌های جزئی با سباز ضرب‌کننده رابطه لگاریتمی دارد. این بخش در مقایسه با بخش‌های دیگر ضرب‌کننده هم توان بیشتری مصرف می‌کند هم مساحت بیشتری اشغال می‌کند. لذا کاهش توان و کاهش تاخیر این بخش اهمیت زیادی برای کارایی ضرب‌کننده دارد. روش‌های زیادی برای کاهش حاصل‌ضرب‌های جزئی ارائه شده که از تمام جمع‌کننده (کمپرسور ۳:۲) و کمپرسورهای ۴:۲ درون آن‌ها استفاده می‌شود [۱۶] و [۱۷]. لذا ارائه کمپرسورهای تقریبی که توان و مساحت کمی را اشغال می‌کنند و دقت قابل

4 Free layer
5 Tunnel magnetoresistance

1 Ferromagnetic
2 Reference layer
3 Magnetization

ساختار این مدارها به طور کلی دارای سه بخش مختلف می باشد [۵] و [۶]. بخش مدار نوشتن که وظیفه تغییر حالت سلول MTJ را برعهده دارد. در این بخش می توان از روش های متعددی که برای تغییر حالت سلول MTJ که در مقالات ارائه شده، استفاده نمود. بخش درخت ترانزیستورها و سلول های MTJ، در این بخش سلول های MTJ وظیفه ذخیره داده را دارند. این سلول ها با کمک درخت ترانزیستورهای CMOS، تابع خروجی مدار مود نظر را ایجاد می کنند. بخش مدار خواندن، که وظیفه تولید خروجی مدار با توجه به درخت ترانزیستورها و وضعیت سلول های MTJ را برعهده دارد.

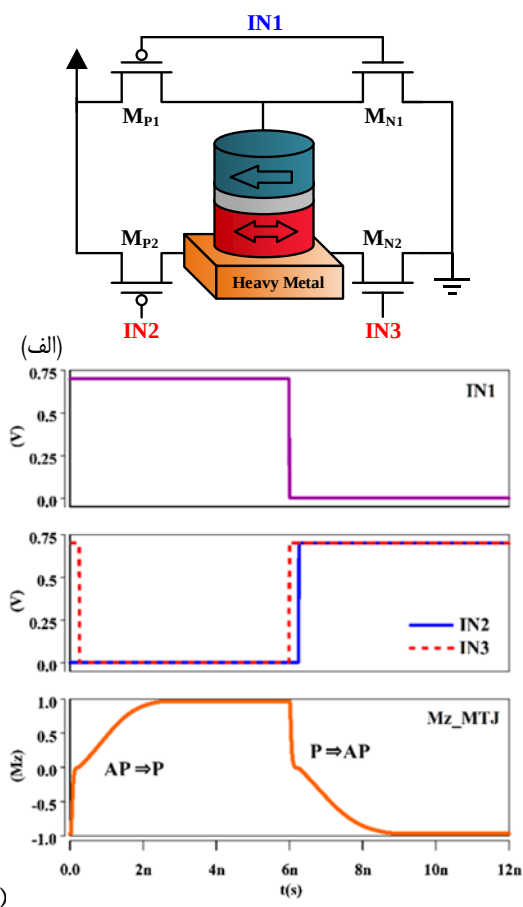


شکل (۱) ساختار سلول MTJ در حالت موازی و غیر موازی [۱۸] و [۱۹].

در سال های اخیر، روش های متعددی برای تغییر حالت سلول MTJ ارائه شده اند. از بین روش های ارائه شده در مقالات، روش STT به دلیل سادگی و کارایی بالا نسبت به روش های دیگر پرکاربردتر می باشد [۴] و [۱۹]. در روش STT برای تغییر حالت MTJ از حالت موازی به غیر موازی و بالعکس، باید جریانی بیش از مقدار بحرانی (I_c)، به ترتیب، از لایه آزاد به لایه ثابت و بالعکس جریان یابد. با توجه به سرعت نوشتن پایین و توان مصرفی زیاد، روش STT برای بسیاری از کاربردهای با کارایی بالا مناسب نمی باشد. مدل SHE MTJ به دلیل سرعت نوشتن و انرژی مصرفی کمتر، می تواند جایگزین روش STT مرسوم شود [۲۰]. برخلاف MTJ مرسوم، مدل SHE-assisted MTJ دارای سه پایه می باشد. در این مدل لایه ای از فلز سنگین زیر MTJ متداول قرار دارد (شکل ۲-الف)). در این مدل جریان SHE گذرنده از لایه فلزی و جریان STT گشتاور لازم برای تغییر حالت لایه آزاد را فراهم می کند. این مدل، تاخیر نوشتن و انرژی مصرفی را به شدت نسبت به روش STT کاهش می دهد [۲۰].

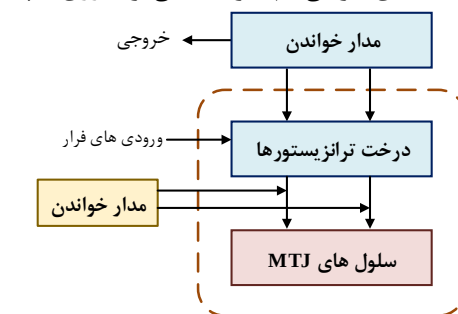
مدار نوشتن بر روی سلول SHE-assisted MTJ در شکل ۲-الف نشان داده شده است. به منظور تغییر حالت MTJ از غیرموازی به موازی جریان STT باید از درون دو ترانزیستور M_{N1} و M_{P2} عبور کنند. برای حالت موازی به غیرموازی نیز ترانزیستور M_{P1} و M_{N2} مسئول عبور جریان STT هستند. در هر دو حالت نیز جریان SHE از دو ترانزیستور M_{N2} و M_{P2} عبور خواهد کرد. به عنوان مثال، برای تغییر حالت از غیرموازی به موازی، ابتدا ترانزیستورهای M_{P2} ، M_{N2} و M_{N1} را روشن و M_{P1} را خاموش می کنیم. بدین ترتیب جریان STT از دو ترانزیستور M_{P2} و M_{N1} و جریان SHE نیز از ترانزیستورهای M_{P2} و M_{N2} عبور خواهد کرد. سپس، بعد مدت کوتاهی (۲۵۰ پیکوثانیه) ترانزیستور M_{N2} را خاموش کرده که منجر به حذف جریان SHE می شود. در این حالت جریان STT ادامه دارد تا عمل تغییر حالت کامل شود. روند تغییر حالت از موازی به غیرموازی و بالعکس در شکل ۲-ب) نشان داده شده است.

شمای کلی مدارهای اسپینترونیک MTJ/CMOS در شکل ۳) نشان داده شده است.



شکل (۲) مدار نوشتن بر روی سلول MTJ (الف) مدار نوشتن (ب) روند تغییر حالت با استفاده از FinFET هفت نانو با تعداد چهار Fin

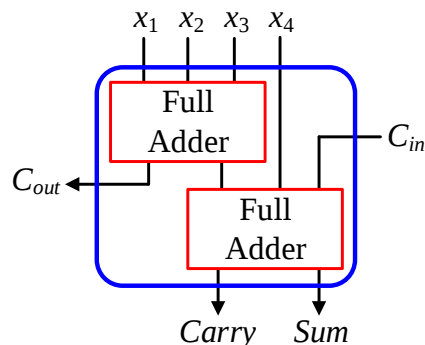
طراحی ضرب‌کننده‌های تقریبی کم‌مصرف مبتنی بر فناوری اسپینترونیک MJT/FinFET برای کاربردهای پردازش تصویر، به‌رنگ هادیان سیاه‌کل محله همانطور که بیان شد با توجه به افزایش اهمیت انرژی مصرفی سیستم‌های الکترونیکی، استفاده از مدارهای محاسباتی تقریبی افزایش یافته است. در مقالات [۲]، [۱۵]، [۲۲]، [۲۳] و [۲۴] تعداد بسیاری کمپرسورهای تقریبی ۴:۲ و ۵:۲ ارائه شده‌اند. با توجه بررسی‌های انجام شده طرح ارائه شده در مقاله [۲] با توجه به دقت خروجی و انرژی مصرفی توانسته تعادل مناسبی بین این دو پارامتر برقرار کند. در ادامه نیز برای طراحی اولین کمپرسور تقریبی MJT/FinFET پیشنهادی از معادلات خروجی این طرح استفاده شده است.



شکل (۳) ساختار مدارهای ترکیبی MTJ/CMOS [۵]

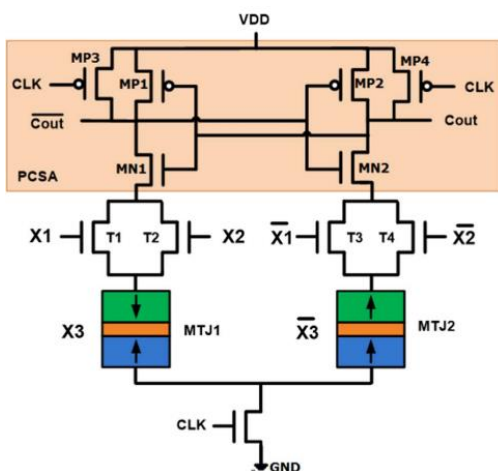
۳-۲- کمپرسور ۴:۲

کمپرسور ۴:۲ به صورت گسترده در ساختار ضرب‌کننده‌ها به کار می‌رود. کمپرسور ۴:۲ دارای پنج ورودی و سه خروجی است. چهار ورودی x_1, x_2, x_3, x_4 ، خروجی Sum و نقلی C_{in} که از طبقه قبل آمده است، ارزش مکانی برابری دارند و Carry و نقلی C_{out} که به طبقه بعد انتقال می‌یابد از نظر ارزش مکانی یک پله بالاتر است. برای جلوگیری از انتقال شار سیگنال نقلی، خروجی C_{out} باید از C_{in} مستقل باشد. کمپرسور ۴:۲ به صورت معمول با دو تمام جمع‌کننده پیاده‌سازی می‌شود که در شکل (۴) نشان داده شده است [۲۱].



شکل (۴) پیاده‌سازی کمپرسور ۴:۲ با تمام جمع‌کننده

در مقاله [۵] کمپرسور دقیق ۴:۲ MJT/FinFET ارائه شده است. در این طرح برای تغییر حالت سلول‌های MTJ از روش STT استفاده شده است. خروجی C_{out} کمپرسور ارائه شده در این مقاله در شکل (۵) نشان داده شده است. در این شکل مدار نوشتن به نمایش درآمده است. همانطور که مشاهده می‌کنید در این مدارات برای هر خروجی مداری جداگانه طراحی می‌شود که همزمان هم خروجی و هم نقیض خروجی تولید می‌شود.



شکل (۵) خروجی C_{out} کمپرسور دقیق ارائه شده در [۵]

۴- کمپرسورهای تقریبی پیشنهادی

۴-۱- کمپرسور ۴:۲ تقریبی MJT/FinFET پیشنهادی

طرح پیشنهادی اول برپایه معادلات خروجی ارائه شده در مرجع [۲] طراحی شده است. سیگنال‌های نقلی در این معادلات برای افزایش کارایی طرح در نظر گرفته نشده‌اند [۲۵]. ۷ خروجی از ۱۶ حالت ممکن در این طرح خطا دار می‌باشند که با در نظر گرفتن احتمال رخداد ورودی، منجر به احتمال خطا ۲۱ درصد می‌شود.

روند کلی طراحی هر یک از خروجی‌های کمپرسور اسپینترونیک MJT/FinFET بدین شرح است: ابتدا یکی از ورودی‌های مدار را برای ذخیره در سلول MTJ در نظر می‌گیریم. سپس معادله تک تک خروجی‌های مدار و نقیض هر یک را برحسب ورودی‌های MTJ (سیگنال در نظر گرفته شده و نقیض آن) بازنویسی می‌شود. حال به ازای هر خروجی و نقیض آن، یکی از دو بخش معادله را انتخاب می‌گرد (بخشی که با خود سیگنال ذخیره شده در MTJ، AND شده است) شاخه سمت چپ در طراحی مدارها) و یا بخشی که با نقیض سیگنال AND شده است (شاخه سمت راست در طراحی مدارها)). هر دو این بخش‌های انتخاب شده باید طراحی شوند. سرانجام نیز

پژوهش های نوین در مهندسی برق و الکترونیک هوایی دوره دوم، شماره ۱، پاییز ۱۴۰۴

(x_1', x_2') و x_4 از معادلات خروجی، مسیرهای باقیمانده می باشد. با در نظر گرفتن تمام حالات ورودی و چک کردن خروجی مدار می توان به این نتیجه رسید که این مسیرهای باقیمانده مورد نیاز نمی باشند. برای مثال، زمانی که $x_4 = 1$ و یکی از ورودی های x_1 و x_2 هم برابر "1" باشند، شاخه سمت چپ کاملاً وصل و مقاومت کمتری از شاخه سمت راست خواهد داشت. لذا گره 'Carry' به زمین تخلیه شده و 'Carry'، Vdd باقی می ماند. اگر هم x_1 و x_2 هر دو صفر باشند شاخه چپ کاملاً قطع خواهد شد و اینبار خروجی 'Carry' به زمین تخلیه می شود.

زمانی هم که $x_4 = 0$ ، اگر حالات $x_3 = 1$ و $(x_1 = 1 \text{ OR } x_2 = 1)$ رخ دهد، شاخه سمت راست کاملاً قطع خواهد بود و شاخه سمت چپ وصل و تنها مقاومت MTJ زیادی خواهد داشت. لذا گره 'Carry' به زمین تخلیه شده و 'Carry'، Vdd باقی می ماند. تنها حالتی که دو مسیر هر دو وصل و تفاوت مقاومت سلول های MTJ در تعیین خروجی تاثیر گزار است حالتی می باشد که ورودی $x_3 = 0$ و بین ورودی های x_1 و x_2 حداقل یکی برابر "1" باشد. در این صورت چون مقاومت سلول MTJ2 کمتر است ($x_4 = 0$) خروجی 'Carry' به زمین تخلیه و 'Carry'، Vdd باقی می ماند.

$$Sum = x_4 \cdot ("1") + x_4' \cdot (x_1 + x_2 + x_3) \quad (2)$$

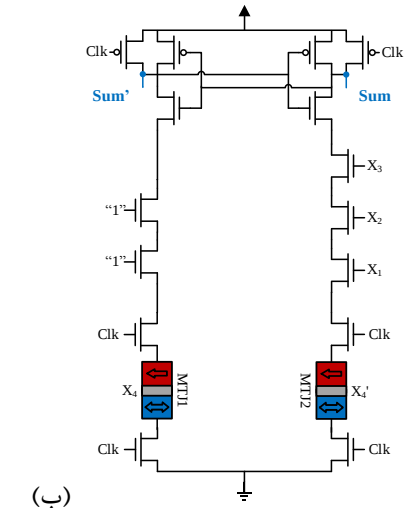
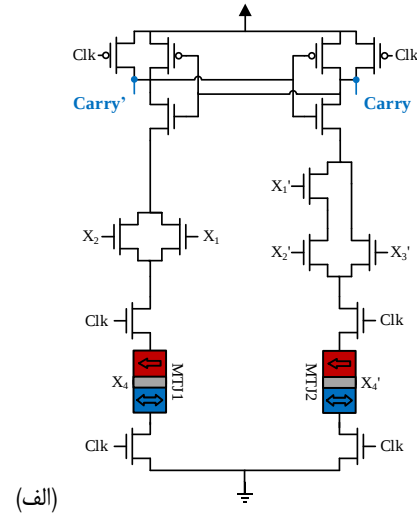
$$Sum' = x_4 \cdot ("0") + x_4' \cdot (x_1' \cdot x_2' \cdot x_3') \quad (3)$$

خروجی Sum کمپرسور تقریبی پیشنهادی اول در شکل (۶-ب) نشان داده شده است. ابتدا عبارت "1" از رابطه (۴) و عبارت (x_1', x_2', x_3') از رابطه (۵) انتخاب شده و طراحی شده اند. برای عملکرد بهتر به خصوص در حضور تغییرات فرایند عبارت "1" با دو ترانزیستور سری همیشه روشن پیاده سازی شده است. با در نظر گرفتن تمام حالات ورودی و چک کردن خروجی مدار می توان به این نتیجه رسید که مسیرهای باقیمانده مورد نیاز نمی باشند. با توجه به شکل (۶-ب) اگر $x_4 = 1$ باشد MTJ1 و MTJ2 به ترتیب در حالت موازی و غیرموازی هستند. در چنین حالتی برای تعیین خروجی، ورودی های دیگر اهمیتی ندارند، و در هر حالتی مقاومت شاخه سمت چپ کمتر می باشد، لذا 'Sum' زودتر به زمین تخلیه شده و 'Sum'، Vdd باقی می ماند. از طرفی دیگر اگر $x_4 = 0$ باشد MTJ1 و MTJ2 به ترتیب در حالت غیر موازی و موازی هستند. حال اگر $x_1 x_2 x_3 = 000$ رخ دهد مقاومت شاخه راست کمتر خواهد بود، لذا 'Sum' تخلیه شده و 'Sum' در Vdd باقی می ماند.

در دیگر حالات شاخه سمت راست کاملاً قطع خواهد بود و گره 'Sum' زودتر تخلیه خواهد شد. کمپرسور تقریبی اسپینترونیک پیشنهادی اول دارای ۴۶ ترانزیستور و ۴ سلول MTJ می باشد.

مسیرهای باقیمانده ای که برای عملکرد صحیح مدار مورد نیاز هستند، اضافه می شوند. لازم به ذکر است که مسیرهایی که با بخش های باقیمانده اشتراک دارند می توانند مورد استفاده قرار گیرند.

شکل (۶-الف) خروجی Carry طرح تقریبی پیشنهادی اول را نشان می دهد. سیگنال های x_4 و x_4' برای ذخیره در سلول MTJ در نظر گرفته شده اند.



شکل (۶) ساختار کمپرسور ۴:۲ تقریبی پیشنهادی اول (الف) خروجی Carry (ب) خروجی Sum

معادله خروجی های Carry و 'Carry' برحسب ورودی های سلول های MTJ در روابط (۲) و (۳) نوشته شده اند. ابتدا بخش $(x_1 + x_2)$ از معادله (۲)، و بخش $(x_1' \cdot x_2' + x_3')$ از معادله (۳) انتخاب شده و به عنوان شاخه چپ و راست خروجی طراحی شده اند. بخش های $(x_4(x_3 \cdot (x_1 + x_2)))$ و x_4'

طراحی ضرب‌کننده‌های تقریبی کم‌مصرف مبتنی بر فناوری اسپینترونیک MTJ/FinFET برای کاربردهای پردازش تصویر، به‌رنگ هادیان سیاهکل محله
 برحسب ورودی X_4 (سیگنال ذخیره شده در سلول MTJ) در روابط (۶) و (۷) نمایش داده شده‌اند. البته برای تصحیح خروجی Sum به ازای ورودی
 "0000" مدار تصحیحی هم باید طراحی شود.

$$Carry = x_4 \cdot (x_1 + x_2 + x_3) + x'_4 \cdot (x_1 \cdot x_2 + x_3 \cdot (x_1 + x_2)) \quad (۶)$$

$$Carry' = x_4 \cdot (x'_1 \cdot x'_2 \cdot x'_3) + x'_4 \cdot ((x'_1 + x'_2) \cdot (x'_3 + x'_1 \cdot x'_2)) \quad (۷)$$

جدول (۱) جدول صحت کمپرسور تقریبی پیشنهادی دوم

فاصله خطا	خطا	Sum	Carry	x_1	x_2	x_3	x_4
		0	0	0	0	0	0
		1	0	1	0	0	0
		1	0	0	1	0	0
		0	1	1	1	0	0
		1	0	0	0	1	0
		0	1	1	0	1	0
		0	1	0	1	1	0
-۱	*	0	1	1	1	1	0
-۱	*	0	0	0	0	0	1
		0	1	1	0	0	1
		0	1	0	1	0	1
-۱	*	0	1	1	1	0	1
		0	1	0	0	1	1
-۱	*	0	1	1	0	1	1
-۱	*	0	1	0	1	1	1
-۲	*	0	1	1	1	1	1

ساختار طرح پیشنهادی دوم و مدار تصحیح در شکل (۷) نشان داده شده
 اند. سیگنال‌های x_4 و x'_4 برای ذخیره در سلول MTJ در نظر گرفته
 شده‌اند. ابتدا بخش $(x_1 + x_2 + x_3)$ از معادله (۶) و بخش
 $(x'_1 + x'_2) \cdot (x'_3 + x'_1 \cdot x'_2)$ از معادله (۷) انتخاب شده و به عنوان شاخه
 چپ و راست خروجی طراحی شده‌اند. با در نظر گرفتن تمام حالات
 ورودی و چک کردن خروجی مدار می‌توان به این نتیجه رسید که
 مسیرهای باقیمانده مورد نیاز نمی‌باشند. برای طراحی مدار تصحیح
 سازی نیز با توجه به جدول صحت متوجه می‌شویم زمانی که هر سه
 ورودی x_1, x_2, x_3 برابر "0" باشند نیاز است خروجی Sum برابر "0"
 شود لذا با استفاده از یک گیت OR و یک مولتی پلکسر، انتخاب می‌کنیم
 وقتی این شرایط رخ داد خروجی برابر "0" شود.

کمپرسور تقریبی اسپینترونیک پیشنهادی دوم دارای ۴۰ ترانزیستور و
 ۲ سلول MTJ می‌باشد. از آنجایی که تغییر حالت سلول‌های MTJ
 نیازمند مصرف انرژی زیادی است، نصف شدن تعداد سلول‌های MTJ به
 شدت باعث کاهش انرژی مصرفی طرح پیشنهادی دوم نسبت به طرح
 پیشنهادی اول خواهد شد.

$$Sum = x_4 \cdot ("1") + x'_4 \cdot (x_1 + x_2 + x_3) \quad (۴)$$

$$Sum' = x_4 \cdot ("0") + x'_4 \cdot (x'_1 \cdot x'_2 \cdot x'_3) \quad (۵)$$

۴-۲- کمپرسور ۴:۲ تقریبی MTJ/FinFET پیشنهادی

دوم

کمپرسور پیشنهادی دوم بر مبنای جدول صحت نشان داده شده در جدول
 (۱) طراحی شده است (سیگنال‌های نقلی در نظر گرفته نشده‌اند). برای
 طراحی کمپرسور پیشنهادی دوم به دو نکته توجه شده است. اول اینکه
 همانطور که بیان شد کمپرسورها در مرحله دوم ساختار ضرب‌کننده مورد
 استفاده قرار می‌گیرند و ورودی کمپرسورها حاصل ضرب‌های جزئی
 می‌باشند. با توجه به این که حاصل ضرب‌های جزئی با استفاده از آرایه‌ای از
 گیت‌های منطقی AND تولید می‌شوند احتمال "0" بودن ورودی
 کمپرسورها بیشتر و برابر ۳/۴ می‌باشد (احتمال "1" بودن برابر ۱/۴ می
 باشد). برای مثال احتمال رخداد ورودی "0000" برابر ۸۱/۲۵۶٪ (۳۱.۶٪).
 لذا در طراحی کمپرسورها، ورودی‌هایی که تعداد "0" بیشتری دارند نباید
 خطا دار شوند.

از بین ورودی‌های با احتمال بالا تنها ورودی "1000" خطا دار شده است و
 آن هم به دلیل ساده سازی و کاهش توان مصرفی کمپرسور ارائه شده است.
 ۶ خروجی از ۱۶ حالت ممکن در این طرح خطا دار می‌باشند که با در نظر
 گرفتن احتمال رخداد ورودی، منجر به احتمال خطا ۱۵.۶٪ می‌شود. البته
 باید به این نکته توجه کرد که دیگر پارامتر مهم در دقت کمپرسورها
 تقریبی اختلاف حسابی بین خروجی دقیق و تقریبی می‌باشد تمام خطاهای
 رخ داده شده در طرح دوم فاصله خطایی برابر ۱ و یا بیشتر دارند، در حالیکه
 تمامی خطاهای ایجاد شده در طرح پیشنهادی اول دارای فاصله خطای ۱
 می‌باشند [۲]. لذا طرح پیشنهادی دوم علیرغم احتمال رخداد خطای کمتر
 خطاهای بزرگتری نسبت به طرح اول ایجاد می‌کند. دومین نکته، طراحی
 خروجی‌های کمپرسور به نحوی که Sum و Carry نقیض یکدیگر باشند،
 است. در شکل (۶) مشاهده می‌شود که در این نوع مدارها، خروجی و نقیض
 خروجی همزمان تولید می‌شوند. اگر در طراحی به نحوی عمل گردد که
 Sum و Carry نقیض هم باشند با یک مدار MTJ/FinFET هر دو خروجی
 تولید خواهند شد. با توجه به جدول صحت (۱)، مشاهده می‌شود که
 خروجی Sum و Carry در تمامی حالات به غیر ورودی "0000" نقیض
 هم هستند. این ورودی به دلیل احتمال رخداد بالا نباید خطا دار شود، لذا
 به ناچار در این حالت خروجی صحیح که همان "00" نمایش داده می‌شود.
 اما برای طراحی مدار MTJ/FinFET پیشنهادی خروجی Sum را به ازای
 این ورودی، "1" در نظر گرفته می‌شود تا دو خروجی در تمامی حالات
 نقیض هم باشند. در این صورت معادلات خروجی‌های طرح پیشنهادی دوم

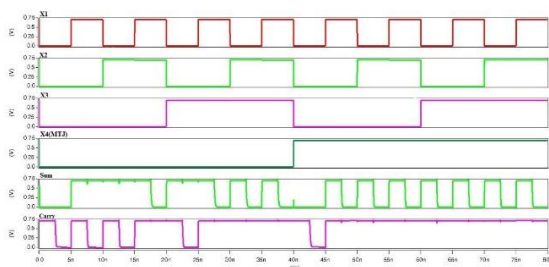
MTJ از موازی به غیرموازی یا بالعکس تغییر بدهد نیز به عنوان تاخیر نوشتن در نظر گرفته شده است. علاوه بر آن، توان متوسط، انرژی خواندن^۱ و انرژی نوشتن^۲ نیز برای ارزیابی کارایی مدار محاسبه شده‌اند.

جدول (۲) پارامترهای مدل MTJ [۲۰] و [۲۷]

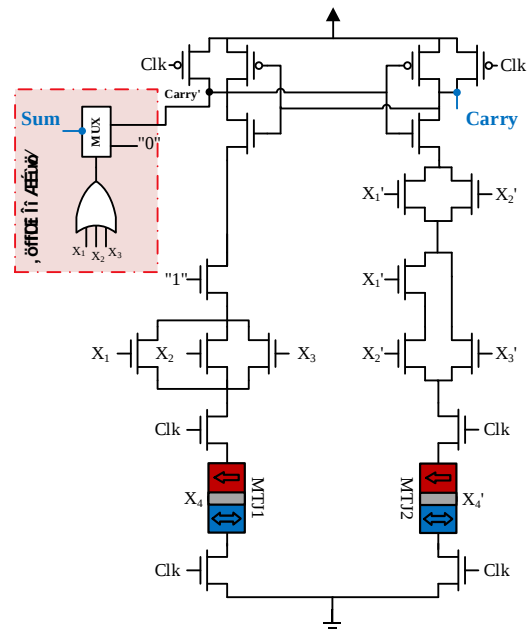
Parameter	Description	Value
t_F	Free layer thickness	0.7 nm
t_b	Thickness of oxide barrier (MgO)	1.1 nm
D	Surface diameter	50 nm
$\bar{\phi}$	Potential barrier height of oxide (MgO)	0.4 V
FA	Coefficient used in Brinkman model	3.3141×10^4
RA	MTJ Resistance-Area product	$10 \Omega \cdot \mu m^2$
TMR0	TMR under zero bias	150%
V_h	Bias voltage where TMR is divided by 2	0.5 V
M_s	Saturation magnetization	$8.8 \times 10^5 A m^{-1}$
H_k	Anisotropy field	$8 \times 10^4 A m^{-1}$
α	Gilbert damping constant	0.03
η	Spin Hall angel	0.3
R_{HM}	Heavy metal resistance	670 Ω
γ	Gyromagnetic ratio	$1.76 \times 10^{11} rad s^{-1} T^{-1}$
$\hbar$	Reduced Planck constant	$1.054 \times 10^{-34} J s$

جدول (۳) پارامترهای 7 FinFET نانومتر [۲۶]

Parameters	p-type	n-type
Physical fin thickness	6.5 nm	6.5 nm
Fin height	32 nm	32 nm
Fin pitch	27 nm	27 nm
Gate length	21 nm	21 nm
Equivalent oxide thickness	1.25 nm	1.25 nm
Body doping	$10^{16} cm^{-3}$	$10^{16} cm^{-3}$
Source/Drain doping	$2 \times 10^{20} cm^{-3}$	$2 \times 10^{20} cm^{-3}$
Low field mobility (μ_0)	200 $cm^2/V.s$	242 $cm^2/V.s$
Gate Work Function (Φ_M)	4.812 eV	4.372 eV



شکل (۸) نتایج شبیه‌سازی کمپرسور اسپینترونیک تقریبی پیشنهادی دوم



شکل (۷) ساختار کمپرسور ۴:۲ تقریبی پیشنهادی دوم به همراه مدار تصحیح کننده

۵- شبیه سازی طرح های پیشنهادی

۵-۱- کارایی سخت افزار

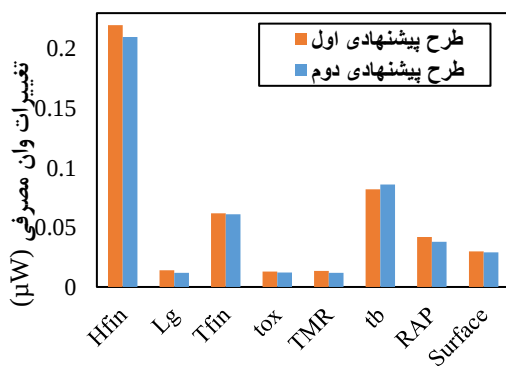
کمپرسورهای اسپینترونیک پیشنهادی با استفاده از HSPICE و بر اساس مدل 7 FinFET نانومتر و مدل SHE-PMTJ شبیه‌سازی شده‌اند [۲۶] و [۲۷] (جدول های ۲ و ۳). از بین چهار مدل ترانزیستور FinFET تعریف شده در [۲۶]، برای افزایش سرعت نوشتن بر روی سلول‌های MTJ از مدل SLVT با تعداد ۴، Fin استفاده شده است. دیگر ترانزیستورها نیز برای کاهش توان مصرفی که مهم‌ترین پارامتر در طراحی تقریبی می‌باشد، از مدل RVT با تعداد یک Fin انتخاب شده‌اند. برخی از پارامترهای مدل MTJ و FinFET به ترتیب در جداول (۲) و (۳) نشان داده شده‌اند. شبیه‌سازی در ولتاژ تغذیه ۰.۷ ولت و در فرکانس دویست مگاهرتز انجام شده است. بار FO4 نیز در هر یک از خروجی‌های مدار قرار داده شده است. همه حالات ممکن ورودی و خروجی به مدار اعمال شده است. برای نمونه، شکل (۸) سیگنال‌های ورودی و خروجی کمپرسور ۴:۲ تقریبی اسپینترونیک پیشنهادی دوم را نشان می‌دهد که عملکرد صحیح مدار را تایید می‌کند. مدت زمان بین لحظه‌ای که سیگنال کلاک به ۵۰ درصد مقدار نهایی می‌رسد تا زمانی که یکی از خروجی‌های کمپرسور (قبل از FO4) به ۵۰ درصد مقدار نهایی برسد، به عنوان تاخیر خواندن مدار محاسبه شده است. بیشترین زمان مورد نیاز برای اینکه سلول

² Write energy

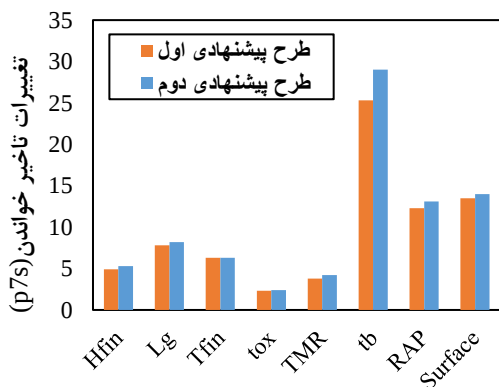
¹ Read energy

طراحی ضرب کننده‌های تقریبی کم مصرف مبتنی بر فناوری اسپینترونیک MJT/FinFET برای کاربردهای پردازش تصویر، بهرنگ هادیان سیاهکل محله

۱ است. مقدار تغییرات برای لایه آزاد (Surface)، ضخامت اکساید^۳ (t_b)، TMR^۴ و حاصل ضرب مقاومت در مساحت^۴ (RAP) که مهم‌ترین پارامترهای تغییرات حین فرایند برای سلول MTJ هستند، به ترتیب ۱۵٪، ۵٪، ۱۰٪ و ۱۵٪ در نظر گرفته شده‌اند [۲۹]، [۳۰]. مقدار تغییرات نیز برای همه پارامترهای حیاتی FinFET که شامل طول گیت (Lg)، ارتفاع فین (H_{fin})، ضخامت اکساید گیت (t_{ox}) و ضخامت فین (T_{fin}) می‌شود، ۱۰٪ در نظر گرفته شده است. حداکثر تغییرات توان مصرفی و تاخیر دو طرح تقریبی پی‌شنهادی در شکل (۹) نشان داده شده است که عملکرد صحیح هر دو طرح را در تمام حالات تایید می‌کند. باتوجه به نتایج، دو پارامتر H_{fin} و t_b مهم‌ترین عامل تغییرات در مدارهای پی‌شنهادی اسپینترونیک می‌باشند. باتوجه به این که H_{fin} بر روی عرض موثر گیت و به تبع آن خازن‌های سوئیچینگ و جریان ترانزیستور تاثیر عمده‌ای می‌گذارد. t_b نیز روی مقاومت MTJ به صورت نمایی و به تبع آن بر روی جریان خروجی تاثیر زیادی دارد [۳۱].



(الف)



(ب)

شکل (۹) تاثیر تغییرات فرایند ساخت (الف) توان مصرفی (ب) تاخیر

نتایج شبیه سازی کمپرسورهای اسپینترونیک پی‌شنهادی در جدول (۴) نشان داده شده اند. همان‌طور که از نتایج مشخص است، دو طرح تقریبی توان مصرفی را که مهم‌ترین پارامتر طراحی تقریبی می‌باشد، به ترتیب ۳۱٪ و ۶۵٪ به نسبت کمپرسور دقیق بهبود داده‌اند. از نظر تعداد ترانزیستور و سلول MTJ که معیاری برای پیچیدگی مدار در نظر گرفته می‌شوند، اولین کمپرسور تقریبی ۴۶ ترانزیستور و ۴ سلول MTJ، طرح تقریبی دوم ۴۰ ترانزیستور و ۲ سلول MTJ و کمپرسور دقیق نیز ۹۸ ترانزیستور و ۶ سلول MTJ دارد. کمپرسورهای پی‌شنهادی تقریبی اول و دوم تعداد ترانزیستور را به ترتیب ۵۳٪ و ۵۹٪ به نسبت طرح دقیق کاهش داده‌اند. تعداد MTJ نیز که تاثیر اصلی را در توان مصرفی دارد (به دلیل توان مصرفی زیاد مورد نیاز برای نوشتن روی سلول MTJ) در طرح اول نصف و در طرح دوم یک سوم شده است. تاخیرهای خواندن نیز در طرح تقریبی اول و دوم به ترتیب ۱۸٪ و ۴٪ نسبت به طرح دقیق کاهش پیدا کرده‌اند. طرح‌های پی‌شنهادی انرژی نوشتن را به ترتیب ۳۴٪ و ۶۶٪ نسبت به طرح دقیق کاهش داده‌اند.

جدول (۴) نتایج شبیه‌سازی کمپرسورهای ۴:۲

کمپرسور ۴:۲	طرح دقیق	طرح دقیق	طرح دقیق
تاخیر نوشتن (ns)	2.27	2.27	2.27
تاخیر خواندن (ns)	92	75	88
توان (nW)	7.89	5.42	2.75
انرژی نوشتن (fJ)	315	207	103
انرژی خواندن (aJ)	1586	1002	506
ترانزیستور	98	46	40
MJT	6	4	2
احتمال خطا	---	21%	156%

به طور کلی نیز به دلیل این که طرح پی‌شنهادی دوم که برحسب روابط پی‌شنهادی ارائه شده، ساختار به مراتب ساده تر و تعداد سلول MTJ و ترانزیستور کمتری دارد نسبت به طرح اول پارامترهای سخت افزاری بهتری دارد.

۵-۲- بررسی تاثیر تغییرات حین فرایند ساخت

تغییرات فرایند تصادفی قطعی یکی از چالش‌های مهم در ادوات و مدارهای در مقیاس نانومتر است [۲۸]. تغییرات تصادفی باعث ایجاد اختلال و کاهش کارایی مدارهای دیجیتال می‌شود. لذا، برای بررسی میزان و نحوه تاثیر تغییرات فرایند تصادفی بر مدارهای اسپینترونیک پی‌شنهادی از شبیه سازی مونت کارلو^۱ با توضیح گوسی و تغییرات در سطح سه سیگما^۲ استفاده شده

^۳ Barrier Thickness

^۴ Resistance Area Product

^۱ Monto carlo

^۲ 3-sigma

پیکسل در هم ضرب کند. برای کاربرد تیز کردن تصویر نیز از رابطه (۹) برای محاسبه تصویر خروجی استفاده شده است.

$$Y(x, y) = 2X(x, y) - \frac{1}{273} \sum_{i=-2}^2 \sum_{j=-2}^2 G_{sharpening}(i+3, j+3)X(x-i, y-j) \quad (9)$$

که X و Y به ترتیب تصاویر ورودی و خروجی اند و ماسک مورد استفاده شده نیز بدین صورت است:

$$G_{sharpening} = \begin{bmatrix} 1 & 4 & 7 & 4 & 1 \\ 4 & 16 & 26 & 16 & 4 \\ 7 & 26 & 41 & 26 & 7 \\ 4 & 16 & 26 & 16 & 4 \\ 1 & 4 & 7 & 4 & 1 \end{bmatrix} \quad (10)$$

شایان ذکر است که دیگر عملیات های ریاضی موجود در کاربرد تیز کردن عکس از جمله جمع، تفریق و تقسیم به صورت دقیق در نظر گرفته شده اند برای مقایسه بین تصویر خروجی حاصل از ضرب کننده دقیق و خروجی حاصل از ضرب تقریبی از دو معیار PSNR و MSSIM استفاده می کنند [۲۴] و [۳۵]. PSNR یک الگوی پرکاربرد برای ارزیابی کیفیت تصویر در الگوریتم های تقریبی می باشد. محاسبه این الگو ساده است و توسط رابطه (۱۱) محاسبه می شود [۱۵].

$$PSNR = 10 \log_{10} \left(\frac{MAX_I^2}{MSE} \right) \quad (11)$$

که MAX_I^2 حداکثر مقدار پیکسل ممکن تصویر را نشان می دهد و MSE خطای مربع متوسط می باشد که برای یک تصویر RGB به صورت رابطه (۱۲) محاسبه می شود [۱۵].

$$MSE = \frac{1}{3 \times p \times q} \sum_{i=0}^2 \sum_{j=0}^{p-1} \sum_{k=0}^{q-1} [I(i, j, k) - K(i, j, k)]^2 \quad (12)$$

که در آن p و q ابعاد تصویر می باشد و $I(i, j, k)$ و $K(i, j, k)$ به ترتیب مقادیر دقیق و مقادیر تقریبی به دست آمده برای هر پیکسل می باشند. یکی دیگر از معیارهای مهم برای ارزیابی کیفیت تصاویر، MSSIM است. این معیار شباهت ساختاری تصاویر دقیق و تقریبی را براساس این واقعیت که سیستم بصری انسان قادر به استخراج اطلاعات از ساختار تصویر می باشد، اندازه گیری می کند. در واقع شاخص همبستگی ساختار یکپارچگی بهتری با ظاهر کیفی بصری نشان می دهد. جزییات محاسبه MSSIM در [۳۵] آماده است. مقادیر PSNR و MSSIM برای پنج مثال مختلف ((سمان* تصویردار)،

۵-۳- معیارهای ارزیابی خطا

برای بررسی یک کمپر سورعلاوه بر پارامترهای سخت افزاری نظیر توان و تاخیر، میزان دقت خروجی نیز باید محاسبه شود. برای تعیین کیفیت خروجی ضرب کننده معیارهای پرکاربرد همچون احتمال خطا (ER) و خطای متوسط (MED) در نظر گرفته می شوند [۳۲]، [۳۳]. معیار احتمال خطا برابر تعداد حالات خروجی اشتباه به نسبت تعداد کل حالات می باشد. معیار MED میانگین فاصله خطا به ازای تمام حالات ورودی می باشد که از رابطه (۸) به دست می آید.

$$MED = \sum_{i=1}^{2^{2N}} \frac{|ED_i|}{2^{2N}} \quad (8)$$

در این عبارت ED_i فاصله حسابی بین خروجی تقریبی و دقیق می باشد و n طول بیت ضرب کننده می باشد. برای ارزیابی خطا، ضرب کننده تقریبی ۸ بیتی مبتنی بر کمپر سور ۵:۲ [۳۴]، با به کارگیری کمپر سورهای تقریبی مختلف، با استفاده از MATLAB و با اعمال ۶۵۵۳۶ ورودی متفاوت شبیه سازی شده اند. دو معیار ER و MED برای ارزیابی دقت ضرب کننده های تقریبی محاسبه شده و نتایج در جدول (۵) نشان داده شده اند.

جدول (۵) ارزیابی پارامترهای سنجش خطا برای ضرب کننده های تقریبی

ضرب کننده	MED	ER
طرح پیشنهادی اول	۱۲۶۰	۰.۹۴۵۲
طرح پیشنهادی دوم	۱۵۲۱	۰.۹۳۵۴

با توجه به نتایج، کمپر سور تقریبی دوم که برحسب معادلات پیشنهادی طراحی شده بود، از نظر معیار ER شرایط بهتری دارد که ناشی از احتمال خطا کمتر کمپر سور مورد نظر می باشد. البته با توجه به خطاهایی با فاصله خطایی بیشتر از یک در کمپر سور پیشنهادی دوم پارامتر MED طرح پیشنهادی اول شرایط بهتری نسبت به طرح دوم دارد.

۵-۴- کاربردهای پردازش تصویر

در این بخش برای بررسی کیفیت خروجی ضرب کننده های تقریبی در کاربردهای عملی، دو کاربرد ضرب تصاویر و تیز کردن تصویر در نظر گرفته شده اند. برای ضرب تصاویر برنامه ای توسط نرم افزار MATLAB نوشته شده است که با به کارگیری ضرب کننده های بحث شده، دو تصویر را پیکسل به

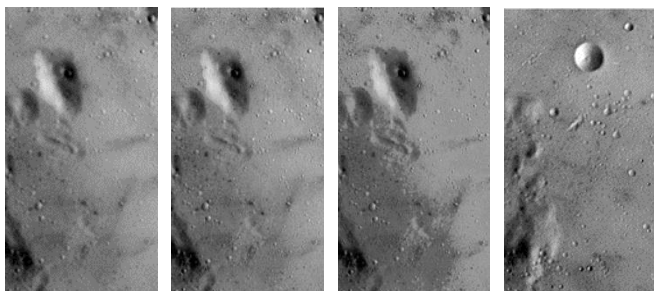
¹ Red-Green-Blue

طراحی ضرب‌کننده‌های تقریبی کم‌مصرف مبتنی بر فناوری اسپینترونیک MJT/FinFET برای کاربردهای پردازش تصویر، به‌رنگ هادیان سیاهکل محله

جدول (۷) نتایج PSNR و MSSIM برای تیزسازی

MSSIM		PSNR		تیز کردن تصویر
طرح دوم	طرح اول	طرح دوم	طرح اول	
۰.۹۹۳۴	۰.۹۷۸۰	۳۷.۳۵	۳۴.۳۷	آسمان
۰.۹۹۴۴	۰.۹۷۷۳	۳۶.۱۰	۳۵.۳۰	ماه
۰.۹۹۵۸	۰.۹۷۷۴	۳۶.۶۱	۳۱.۲۳	لنا
۰.۹۹۱۴	۰.۹۷۹۵	۳۶.۹۸	۳۶.۰۴	لیمو
۰.۹۹۰۹	۰.۹۸۶۱	۳۶.۹۸	۳۵.۰۷	تصویربردار

با توجه به نتایج، اینبار طرح پیشنهادی دوم دقت بیشتری از خود نشان داده است. تصویر مثال آسمان*تصویربردار به ازای هر دو ضرب‌کننده تقریبی به همراه تصویر دقیق در شکل (۱۱) نشان داده شده اند.



شکل (۱۱) نتایج تیزسازی تصاویر توسط طرح‌های پیشنهادی برای مثال ماه

همین‌طور که از تصاویر مشخص است، کمپرسور تقریبی دوم که براساس روابط پیشنهادی ارائه شده کیفیت بالاتری نسبت به طرح اول دارد و خروجی تصویر از تصویر دقیق قابل تشخیص نیست. طرح تقریبی دوم به طور متوسط PSNR و MSSIM را به طور متوسط ۷٪ و ۲٪ نسبت به طرح تقریبی اول بهبود می‌دهد.

۶- نتیجه گیری

در این مقاله دو کمپرسور تقریبی ۴:۲ MTJ/FinFET ارائه کردیم. طرح پیشنهادی اول مبتنی بر روابط خروجی کمپرسورهای پیکسلی شده است. طرح پیشنهادی دوم به منظور کاهش پیچیدگی سخت‌افزاری طرح اول، با استفاده از روابط تقریبی پیشنهادی، ارائه شده است. با توجه به این‌که در مدارات MTJ/FinFET هر خروجی و نقیض آن تولید می‌شوند، روابط کمپرسور پیکسلی شده دوم به نحوی ارائه شده که خروجی‌های آن نقیض یکدیگر باشند و تنها با یک مدار هر دو خروجی تولید شوند. البته مدار

(لنا * لیمو)، (آسمان*ماه)، (خانه*جت) و (جت*آسمان)) در جدول (۶) نشان داده شده‌اند.

جدول (۶) نتایج PSNR و MSSIM برای کاربرد ضرب

MSSIM		PSNR		تصاویر ضرب‌شده
طرح دوم	طرح اول	طرح دوم	طرح اول	
۰.۹۰۸۷	۰.۹۸۱۴	۲۹.۶۰	۳۱.۳۸	آسمان*تصویربردار
۰.۹۲۳۲	۰.۹۷۳۴	۲۸.۴۷	۳۲.۱۸	لنا*لیمو
۰.۹۴۷۴	۰.۹۸۲۰	۲۸.۲۰	۳۳.۴۹	آسمان*ماه
۰.۹۰۵۴	۰.۹۴۱۹	۲۷.۶۵	۲۸.۸۳	خانه*جت
۰.۹۹۴۶	۰.۹۹۳۶	۳۴.۱۱	۳۲.۷۷	جت*آسمان

با توجه به نتایج، طرح پیشنهادی اول در کاربرد ضرب دقت بیشتری نسبت به طرح دوم از خود نشان داده است. برای اینکه درک بصری‌تری از کیفیت خروجی‌های ضرب‌کننده‌های تقریبی داشته باشیم، تصویر مثال آسمان*تصویربردار به ازای هر دو ضرب‌کننده تقریبی به همراه تصویر دقیق در شکل (۱۰) نشان داده شده اند.



شکل (۱۰) نتایج ضرب تصاویر برای مثال اول

همین‌طور که از تصاویر مشخص است، هر دو طرح بسیار به تصویر دقیق شبیه هستند.

مقادیر PSNR و MSSIM پنج مثال متفاوت برای کاربرد تیزسازی تصویر در جدول (۷) نشان داده شده‌اند.

- [9] M. Shin, K. Lee, S. Park, "FinFET Technology at 5nm Node and Beyond: Performance Challenges and Scaling Opportunities", IEEE Transactions on Electron Devices, vol. 69, no. 4, pp. 1452-1460, 2022.
- [10] M. R. Khezeli, M. H. Moaiyeri, and A. Jalali, "Comparative analysis of simultaneous switching noise effects in MWCNT bundle and Cu power interconnects in CNTFET-based ternary circuits", IEEE Transactions on Very Large Scale Integration (VLSI) Systems, vol. 27, no. 1, pp. 37-46, 2019.
- [11] Yi-Pin. Fang, A. S. Oates, "Characterization of single bit and multiple Cell Soft Error Events in Planar and FinFET SRAMs", IEEE Electron Devices Society, vol. 16, no. 2, pp. 132-137, 2016.
- [12] G. Naphade, S. R. Bhav, "Ultra-Low Power FinFET SRAM Design for AI Edge Computing Applications", IEEE Transactions on Very Large Scale Integration (VLSI) Systems, vol. 31, no. 5, pp. 678-687, 2023.
- [13] S. Venkataramani, V. J. Reddi, "Approximate Computing: From Circuit to Application Level - A Comprehensive Survey", Proceedings of the IEEE, vol. 108, no. 3, pp. 402-425, 2020.
- [14] D. Esposito, A. Giuseppe, M. Strollo, "Approximate Multipliers Based on New Approximate Compressors", IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 65, no. 12, pp. 4169-4182, 2018.
- [15] C. Liu, W. Zhao, "Recent Advances in Approximate Compressors: Design Methodologies and Error Analysis for Energy-Efficient Multipliers", IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, vol. 41, no. 8, pp. 1245-1258, 2022.
- [16] A. Pishvaie, G. Jaberipur, A. Jahanian, "Improved CMOS (4:2) compressor designs for parallel multipliers", Computers & Electrical Engineering, vol. 38, no. 6, pp. 1703-1716, 2012.
- [17] A. Arasteh, M. H. Moaiyeri, M. Taheri, "An energy and 4 efficient 4:2 compressor based on FinFET", Integration, the VLSI Journal, vol. 60, pp. 224-231, 2018.
- [18] R. Rajaei, "Radiation-hardened design of nonvolatile MRAM-based FPGA", IEEE Transactions on Magnetics, vol. 52, no. 10, pp. 1-10, 2016.
- [19] Y. Chen, X. Wang, J. Li, "Voltage-Controlled Magnetic Tunnel Junctions with Spin-Orbit Torque for In-Memory Computing Applications", Nature Electronics, vol. 6, no. 4, pp. 245-256, 2023.
- [20] Z. Wang, W. Zhao, E. Deng, J. O. Klein, and C. Chappert, "Perpendicular -anisotropy magnetic tunnel junction switched by Spin-Hall-assisted spin-transfer torque", Journal of Physics D: Applied Physics, vol. 48, no. 6, 065001, 2015.
- [21] C-H. Chang, J. Gu, and M. Zhang, "Ultra Low-Voltage Low-power CMOS 4-2 and 5-2 Compressors for Fast Arithmetic Circuits", IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 51, no. 10, pp. 1985-1997, Oct. 2004.
- [22] M. S. Ansari, H. Jiang, B. F. Cockburn, and J. Han, "Low-power approximate multipliers using encoded partial products and approximate compressors", IEEE Journal on Emerging and Selected Topics in Circuits and Systems, vol. 8, no. 3, pp. 404-416, Sep. 2018.
- [23] M. Ha and S. Lee, "Multipliers with approximate 4--2 compressors and error recovery modules", IEEE Embedded Systems Letters, vol. 10, no. 1, pp. 6--9, Mar. 2018.

تصحیح‌کننده‌ای هم برای بهبود دقت طرح پی‌شنه‌ای ارائه گردیده است. طرح‌های پیشنهادی و کمپرسور دقیق توسط ابزار HSPICE و با استفاده از کتابخانه ۷ نانومتر FinFET و مدل افزاره SHE-assisted MTJ شبیه‌سازی شدند. با توجه به نتایج شبیه‌سازی هردو طرح پیشنهادی تقریبی معیارهای سخت‌افزاری همچون توان مصرفی و تاخیر را به طرز قابل توجه‌ای نسبت به کمپرسور دقیق بهبود دادند. با توجه به ساختار ساده‌تر طرح پیشنهادی دوم، معیارهای سخت‌افزاری طرح دوم بهبود چشم‌گیری حتی نسبت به طرح اول از خود نشان داده است. در انتها نیز برای بررسی دقت طرح‌های پیشنهادی، عملکرد آن‌ها توسط نرم‌افزار MATLAB در کاربردهای پردازش تصویر مورد بررسی قرار گرفت. نتایج حاصله از شبیه‌سازی‌های گسترده، از قابلیت بالای طرح‌های پی‌شنه‌ای در کاربرد پردازش تصویر رونمایی می‌کند و خروجی‌های طرح‌های تقریبی پی‌شنه‌ای تفاوت چندانی با خروجی طرح دقیق ندارند، با توجه به نتایج به دست آمده، این طرح‌ها پتانسیل بالایی برای استفاده در سامانه‌های اویونیک، پردازش تصویر بلادرنک و سایر کاربردهای حساس به توان و قابلیت اطمینان دارا می‌باشند.

۷- مراجع

- [1] P. Sakellariou, V. Paliouras, "Application-specific low-power multipliers", IEEE Trans. Comput. No. 65, vol. 10, pp. 2973--2985, 2016.
- [2] M. Ahmadinejad, M. H. Moaiyeri, F. Sabetzadeh, "Energy and area efficient imprecise compressors for approximate multiplication at nanoscale", AEU-International Journal of Electronics and Communications, vol. 110, pp. 1--11, 2019.
- [3] A. Amirany, R. Rajaei "Fully nonvolatile and low power full adder based on spin transfer torque magnetic tunnel junction with spin-hall effect assistance", IEEE Transactions on Magnetics, vol. 54, no. 12, pp. 1-7, 2018.
- [4] F. Razi, M. H. Moaiyeri, R. Rajaei, S. Mohammadi, "A Variation-Aware Ternary Spin-Hall Assisted STT-RAM Based on Hybrid MTJ/GAA-CNTFET Logic", IEEE Transactions on Nanotechnology, vol. 18, no. 1, pp. 598-605, 2019.
- [5] Z. Wang, Y. Chen, L. Zhang, "High-Speed MTJ-Based Approximate Compressors for Energy-Efficient Neural Processing Systems", IEEE Transactions on Magnetics, vol. 59, no. 3, pp. 1-9, 2023.
- [6] H. Thapliyal, F. Sharifi, S. D. Kumar, "Energy-efficient design of hybrid MTJ/CMOS and MTJ/nanoelectronics circuits", IEEE Transactions on Magnetics, vol. 54, no. 7, pp. 1-8, 2018.
- [7] G. E. Moore. "Progress in Digital Integrated Electronic", IEEE Solid-State Circuits Society Newsletter, vol. 11, no. 3, pp. 36--37, 2006.
- [8] M. R. Khezeli, M. H. Moaiyeri, A. Jalali, "Analysis of Crosstalk Effects for Multiwalled Carbon Nanotube Bundle Interconnects in Ternary Logic and Comparison with Cu interconnects", IEEE Transactions on Nanotechnology, vol. 16, no. 1, pp. 107-117, 2017.

- [24] O. Akbari, M. Kamal, A. Afzali-Kusha, and M. Pedram, "Dual-quality 4:2 Compressors for utilizing in dynamic accuracy configurable multipliers", *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 25, no. 4, pp. 1352--1361, Apr. 2017.
- [25] A. Gorantla and P. Deepa, "Design of approximate compressors for multiplications", *ACM Journal on Emerging Technologies in Computing Systems*, vol. 13, no. 3, p. 44, May. 2017.
- [26] L. Clark, V. Vashishtha, L. Shifren, A. Gujja, S. Sinha, B. Cline, C. Ramamurthy, G. Yeric, "ASAP7:A7-nm FinFET predictive process design kit", *Microelectronics Journal*, vol. 53, pp. 105-115, 2016.
- [27] E. Deng, et al, "High-Frequency Low-Power Magnetic Full-Adder Based on Magnetic Tunnel Junction with Spin-Hall Assistance", *IEEE Transactions on Magnetism*, vol. 51, no. 11, pp. 1-4, 2015.
- [28] M. Moghaddam, M. H. Moaiyeri, M. Eshghi, "Design and Evaluation of an Efficient Schmitt Trigger-based Hardened Latch in CNTFET Technology", *IEEE Transactions on Device and Materials Reliability*, vol. 17, no. 1, pp. 267-277, 2017.
- [29] Y. Zhang, X. Wang, and Y. Chen, "STT-RAM cell design optimization for persistent and non-persistent error rate reduction: A statistical design view", in *Proceedings of the International Conference on Computer-Aided Design*, pp. 471-477, 2011.
- [30] R. Dorrance, F. Ren, Y. Toriyama, A. A. Hafez, C.-K. K. Yang, and D. Markovic, "Scalability and Design Space Analysis of a 1 T-1 MTJ Memory Cell for STT-RAMs", *IEEE Transactions on Electron Devices*, vol. 59, no. 4, pp. 878--887, 2012.
- [31] Z. Wang, "Compact modeling and circuit design based on ferroelectric tunnel junction and Spin-Hall-assisted spin-transfer torque", PhD thesis, University of Paris-Saclay, 2015.
- [32] H. Jiang, J. Han, and F. Lombardi, "A comparative review and evaluation of approximate adders", in *Proc. 25th Ed. Great Lakes*, May 2015, pp. 343--348.
- [33] V. Leon, G. Zervakis, D. Soudris, and K. Pekmestzi, "Approximate hybrid high radix encoding for energy-efficient inexact multipliers", *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 26, no. 3, pp. 421--430, Mar. 2018.
- [34] K. B. Priya, R. Sudarmani, "Performance Analysis of Dadda Multiplier using 5:2 Compressor and its Applications", *International Journal of Advanced Information Science and Technology*, vol. 5, no. 4, pp. 7278, 2016.
- [35] L. Zhang, Y. Wang, H. Yang, "Deep Learning-Based Image Quality Assessment for Approximate Computing Systems in Multimedia Applications", *IEEE Transactions on Image Processing*, vol. 30, pp. 5892-5905, 2021.